

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-305561

(43)Date of publication of application : 22.11.1996

(51)Int.Cl.

G06F 9/24

(21)Application number : 07-105899

(71)Applicant : NEC CORP

(22)Date of filing : 28.04.1995

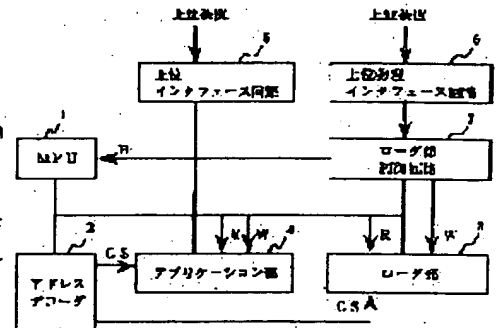
(72)Inventor : MATSUSHITA NAOYUKI

## (54) METHOD AND DEVICE FOR DOWN-LOADING FIRMWARE

## (57)Abstract:

**PURPOSE:** To allow a host device to directly rewrite data in an electric write enable memory of a loader section by stopping the operation of a microprocessor and storing a firmware transferred from the host device to the loader section not through the processing of the microprocessor.

**CONSTITUTION:** Processing data of a loader section 3 are read out of an electrically write enable memory by an MPU 1, the control of a host interface circuit 5 and file transfer from the host device are executed and the result is written in an electrically write enable memory of an application section 4. Then, the firmware of the loader section 3 is conducted by transferring the data of the firmware loaded newly from the host device not through the processing of the MPU 1 via a physical interface circuit 6, and when a loader section control circuit 7 receives data from the physical interface circuit 6, the operation of the MPU 1 is stopped and the data are written in the electrically write enable memory of the loader section 3. Thus, the firmware can be revised.



## LEGAL STATUS

[Date of request for examination] 28.04.1995

[Date of sending the examiner's decision of rejection] 09.09.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-305561

(43)公開日 平成8年(1996)11月22日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/24	3 1 0	9557-5B	G 0 6 F 9/24	3 1 0

審査請求 有 請求項の数2 O L (全 4 頁)

(21)出願番号 特願平7-105899

(22)出願日 平成7年(1995)4月28日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 松下 尚之

東京都港区芝五丁目7番1号 日本電気株式会社社内

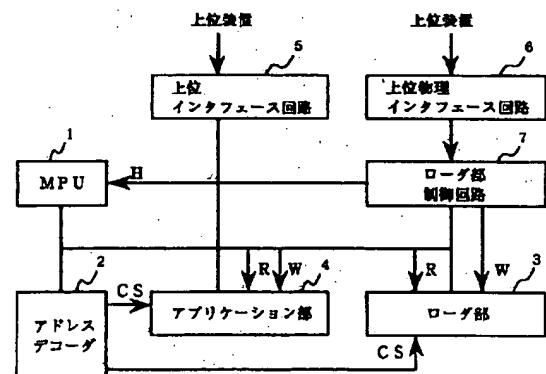
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 ファームウェアダウンロード方法とその装置

(57)【要約】

【目的】 ファームウェアダウンロード装置のローダ部に書き込まれたファームウェアに変更があった場合に、ローダ部のメモリを取り外して、新規に用意されたファームウェアをローダ部に搭載することなく、遠隔からの制御によりファームウェアの変更を可能とするファームウェアダウンロード方法とその装置を提供することである。

【構成】 ファームウェアダウンロード装置のローダ部のメモリを電氣的書き込み可能不揮発性メモリに替え、MPUの処理を介さず、上位装置から転送される新規ファームウェアを物理インタフェース回路経由で受け、ローダ部制御回路により、MPUの動作を停止して、ローダ部の電氣的書き換え可能メモリに新規のファームウェアを書き込む。従って、ローダ部に書き込まれたファームウェアの変更が遠隔からの制御により可能となる。



## 【特許請求の範囲】

【請求項1】 上位装置とインタフェースする上位インタフェース回路とマイクロプロセッサとアドレスデコーダとアプリケーション部と不揮発性メモリを含むロード部とを有し、マイクロ命令で構成されているファームウェアを上位装置からロード部にダウンロードするファームウェアダウンロード方法であって、ロード部に電氣的書き込み可能不揮発性メモリを使用するステップと、

マイクロプロセッサの処理を介さず上位装置より前記ファームウェアを転送するステップと、マイクロプロセッサの動作を停止して、上位装置から転送されたファームウェアを前記ロード部に格納するステップを有するファームウェアダウンロード方法。

【請求項2】 上位装置とインタフェースする上位インタフェース回路とマイクロプロセッサとアドレスデコーダとアプリケーション部と不揮発性メモリを含むロード部とを有し、マイクロ命令で構成されているファームウェアを上位装置からロード部にダウンロードするファームウェアダウンロード装置であって、電氣的書き込み可能不揮発性メモリを含むロード部と、マイクロプロセッサの処理を介さず上位装置より前記ファームウェアを転送する物理インタフェース回路と、マイクロプロセッサの動作を停止して、上位装置から転送されたファームウェアを前記ロード部に格納するロード部制御回路を有するファームウェアダウンロード装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、マイクロ命令で構成されているファームウェアを上位装置からダウンロードするファームウェアダウンロード方法とその装置に関する。

## 【0002】

【従来の技術】 従来のファームウェアダウンロード装置は、図2に示すように、ロード部3には読み出し専用不揮発性メモリ（EPROM）が使用され、アプリケーション部4には電氣的書き込み可能不揮発性メモリ（EEPROM）が使用されている。

【0003】 ファームウェアダウンロード装置では、アプリケーションプログラムの実行は、マイクロプロセッサ1がロード部3の読み出し専用メモリに書き込まれているファームウェアプログラムを読み出して実行することにより、上位インタフェース回路5の制御および上位装置からのファイル転送を実行してアプリケーション部4の電氣的書き込み可能なメモリにアプリケーションプログラムのファームウェアを書き込むことにより実施する。

【0004】 ロード部3に格納されているファームウェアは、読み出し専用メモリであって、ファームウェアダ

ウンロード装置とは別装置であるメモリ書き込み装置で書き込まれてからファームウェアダウンロード装置に搭載される。

## 【0005】

【発明が解決しようとする課題】 この従来のファームウェアダウンロード装置では、ロード部に書き込まれたファームウェアに変更があった場合にファームウェアダウンロード装置上ではロード部の読み出し専用メモリを書き換えることができず、ファームウェアダウンロード装置からロード部のメモリを取り外して別のメモリ書き込み装置で書き込まれてからファームウェアダウンロード装置のロード部に搭載する。従って、ロード部のファームウェアの変更は、遠隔からの制御では、できないという問題点がある。

【0006】 一方、特開平5-40619「マイクロプロセッサ装置のファームウェアオンライン更新方式」が公開されており、ROM書換え制御回路を介して書換え可能ROMに書き込み、ファームウェアの更新を行う類似の方式があるが、電源投入時のIPLあるいはOSプログラムを格納したROMあるいは書換え可能ROMの更新を直接行うことはできない。

【0007】 本発明の目的は、ロード部に書き込まれたファームウェアに変更があった場合に、ロード部のメモリを取り外して、新規に用意されたファームウェアをファームウェアダウンロード装置のロード部に入れ替え搭載することなく、遠隔からの制御によりファームウェアの変更を可能とするファームウェアダウンロード装置を提供することである。

## 【0008】

【課題を解決するための手段】 本発明のファームウェアダウンロード方法は、上位装置とインタフェースする上位インタフェース回路とマイクロプロセッサとアドレスデコーダとアプリケーション部と不揮発性メモリを含むロード部とを有し、マイクロ命令で構成されているファームウェアを上位装置からロード部にダウンロードするファームウェアダウンロード方法であって、ロード部に電氣的書き込み可能不揮発性メモリを使用するステップと、マイクロプロセッサの処理を介さず上位装置より前記ファームウェアを転送するステップと、マイクロプロセッサの動作を停止して、上位装置から転送されたファームウェアを前記ロード部に格納するステップを有する。

【0009】 また、本発明のファームウェアダウンロード装置は、上位装置とインタフェースする上位インタフェース回路とマイクロプロセッサとアドレスデコーダとアプリケーション部と不揮発性メモリを含むロード部とを有し、マイクロ命令で構成されているファームウェアを上位装置からロード部にダウンロードするファームウェアダウンロード装置であって、電氣的書き込み可能不揮発性メモリを含むロード部と、マイクロプロセッサの

処理を介さず上位装置より前記ファームウェアを転送する物理インタフェース回路と、マイクロプロセッサの動作を停止して、上位装置から転送されたファームウェアを前記ロード部に格納するロード部制御回路を有する。

【0010】

【作用】本発明によれば、ロード部に電氣的書き込み可能な不揮発性メモリを使用し、物理インタフェース回路により、マイクロプロセッサの処理を介さず、上位装置よりファームウェアを転送し、ロード部制御回路により、マイクロプロセッサの動作を停止して、上位装置から転送されたファームウェアをロード部に格納する。

【0011】

【実施例】次に本発明について図面を参照して説明する。

【0012】図1は本発明の一実施例の構成図である。本発明のファームウェアダウンロード装置は、ロード部3とアプリケーション部4に電氣的書き込み可能な不揮発性メモリ（EEPROM）を使用する。

【0013】アプリケーションに関するファームウェアのダウンロード方法は、MPU1がロード部3のプログラムを電氣的書き込み可能なメモリから読み出して実行することにより、上位インタフェース回路5の制御および上位装置からのファイル転送を実行してアプリケーション部4の電氣的書き込み可能なメモリに書き込むことにより実施する。

【0014】ロード部3の変更は、物理インタフェース回路6を経由してMPU1の処理を介さず上位装置から新規にロードするファームウェアのデータ転送を行い、ロード部制御回路7が物理インタフェース回路6からデータを受信するとMPU1の動作を停止してロード

部3の電氣的書き換え可能なメモリに書き込むことにより実施する。

【0015】また、MPU1からはロード部3の電氣的書き換え可能なメモリに書き込むことができない構成となっているので、ロード部3はMPU1からは読み出し専用メモリと同じ機能となっている。

【0016】

【発明の効果】以上説明したように本発明は、ロード部のファームウェアに変更があった場合にファームウェアダウンロード装置上でロード部の電氣的書き込み可能なメモリを上位装置から直接書き換えることができるので、遠隔からの制御でロード部のファームウェアの変更ができるという効果を有する。

【図面の簡単な説明】

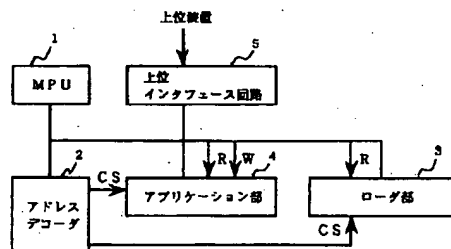
【図1】本発明のファームウェアダウンロード装置の一実施例の構成図である。

【図2】従来のファームウェアダウンロード装置の構成図である。

【符号の説明】

- |    |               |
|----|---------------|
| 1  | MPU           |
| 2  | アドレスデコーダ      |
| 3  | ロード部          |
| 4  | アプリケーション部     |
| 5  | 上位インタフェース回路   |
| 6  | 上位物理インタフェース回路 |
| 7  | ロード制御回路       |
| R  | リード           |
| W  | ライト           |
| CS | チップセレクト       |
| 30 | H ホルト         |

【図2】



【図1】

